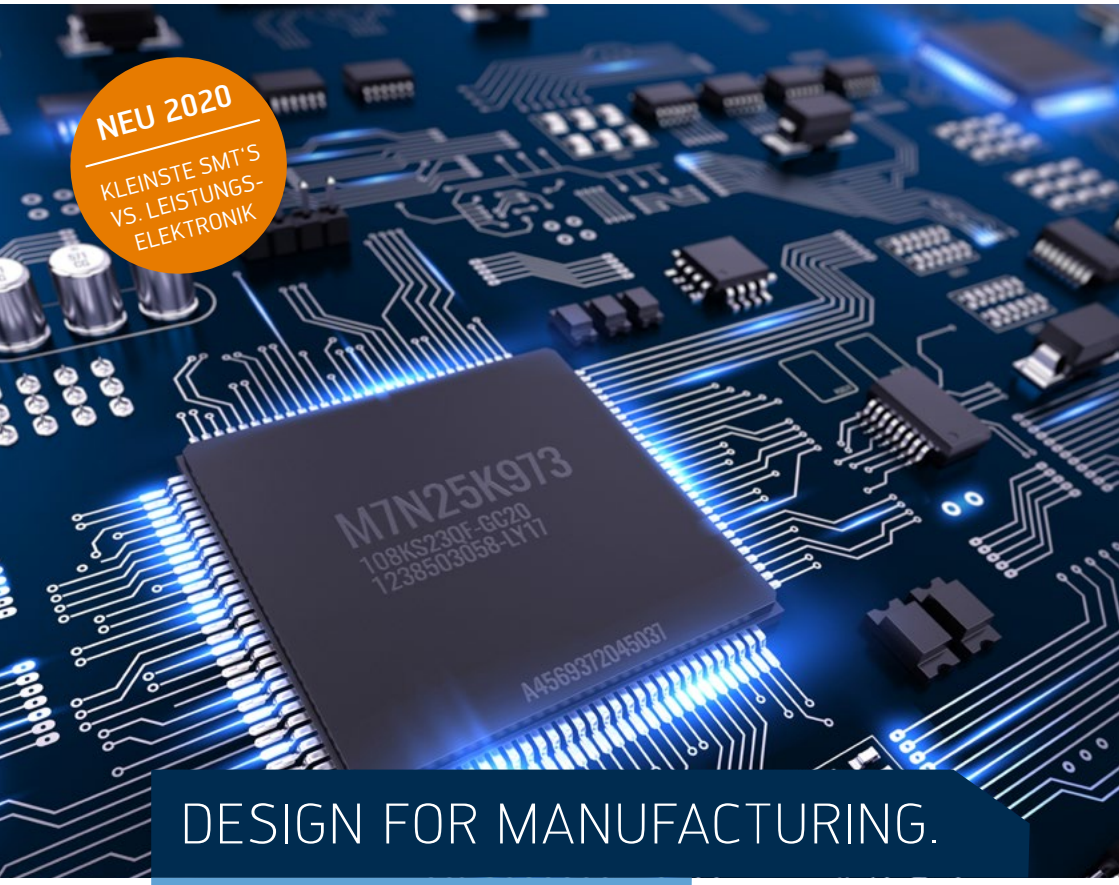
kurtz ersa



NEU 2020

KLEINSTE SMT'S VS. LEISTUNGS-ELEKTRONIK

DESIGN FOR MANUFACTURING.

TECHNOLOGIE SEMINAR.

Fertigungsgerechte CAD-Konstruktion, Leiterplattentechnologie und Produktionsprozesse für die wirtschaftliche Fertigung zuverlässiger elektronischer Baugruppen

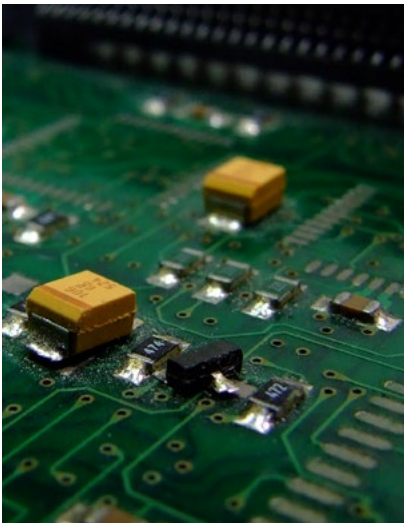
in Zusammenarbeit mit: Fraunhofer ISIT · ANS ANSWER ELEKTRONIK CORE OF SMT · LeiterplattenAkademie

Fertigungsgerechte CAD-Konstruktion, Leiterplattentechnologie und Produktionsprozesse für die wirtschaftliche Fertigung zuverlässiger elektronischer Baugruppen

NEU!

Kleinste SMT-Bauteile vs. THT-Leistungselektronik

Kleinste SMT Bauteile auf der einen Seite, Leistungselektronik in THT auf der anderen. Lernen sie gegensätzliche Anforderungen für Leiterplattendesign und -fertigung sowie produktionsrelevante Faktoren aus Sicht der Experten zu ihrem Nutzen kennen.



Die Herausforderungen an die europäische Elektronik Industrie sind vielfältig, um im globalen Wettbewerb zu bestehen. Zentrale Themen dieser Zeit sind die Konkurrenzfähigkeit in Europa zu erhalten und Arbeitsplätze zu sichern. Die in Europa gefertigten Elektronikprodukte sind hauptsächlich Baugruppen und Geräte für industriell anspruchsvolle Anwendungen in mittleren Stückzahlen. Einen rasant wachsenden Bereich nimmt die Leistungselektronik ein, die neue Anforderungen an Design und Fertigung der Baugruppen stellt.

Dies alles erfordert in erster Linie ein fertigungsgerechtes Design und flexible Fertigungslinien, um auch kleine Losgrößen wirtschaftlich, in hoher Qualität zu produzieren.

Die Produktion qualitativ hochwertiger Baugruppen ist von vielen äußeren Faktoren und Randbedingungen abhängig. Das Seminar beleuchtet wichtige Aspekte der modernen Baugruppenfertigung um hohe Qualität in einem wirtschaftlichen, kosteneffizienten Rahmen sicherzustellen.

Der Bogen spannt sich hierbei von der CAD-Konstruktion über die Leiterplattentechnologie und Bauteile, bis hin zu den Produktionsprozessen. Die komplexen Wechselwirkungen von Leiterplattenlayout und Lötstellenqualität, aber auch Qualitätssicherungsaspekte bis hin zur Rückverfolgbarkeit von Prozessparametern sind Themen der Veranstaltung.

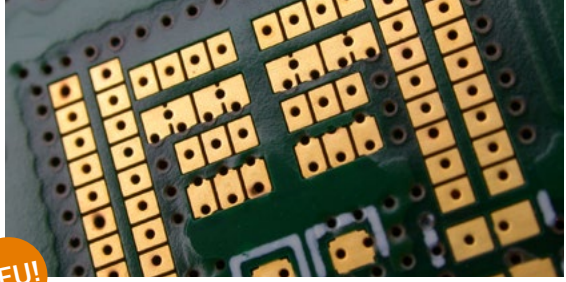
Ziel des Seminars

Darstellung der Einflüsse einzelner Arbeitsschritte auf die Fertigbarkeit und Zuverlässigkeit elektronischer Baugruppen, beginnend bei der Konstruktion bis hin zur Fertigung und Prüfung. Der Fokus liegt dabei auf den Wechselwirkungen und Abhängigkeiten dieser Teilprozesse, z.B. wie das Leiterplattenlayout den Lotdurchstieg von THT-Bauteilen beeinflusst oder wie die Zuverlässigkeit vom Design des Baugruppen-Nutzens abhängt.

Um hohe Qualitätsniveaus zu garantieren, lernen die Teilnehmer, wie man elektronische Baugruppen unter fertigungsgerechten Gesichtspunkten designt, Materialien und Bauteile auswählt und Fertigungsprozesse beurteilt. Der intensive Erfahrungsaustausch mit anderen Teilnehmern und Diskussionen mit den Referenten sind wertvolle Ergänzungen zum Seminarprogramm.

Teilnehmerkreis

Das Seminar richtet sich an Führungskräfte aus Entwicklung und Fertigung sowie an verantwortliche Mitarbeiter aus Fertigung, Arbeitsvorbereitung und Produktionsplanung. Vor allem aber an Entwickler von elektronischen Baugruppen, da die finale Produktqualität und Zuverlässigkeit bereits in der Entwicklungsphase durch fertigungsgerechtes Design ihren Ursprung hat.



NEU!

LeiterplattenAkademie

CAD-Konstruktion und Leiterplattentechnologie

- Basismaterialien
  Basismaterial-Eigenschaften, Einflüsse von Temperaturbelastungen, Harzsysteme, Füllmaterialien, E-Modul, UL - Solder Limits und die Folgen
- CAD-Design
  Layoutvorgaben, CAD-Bibliotheken, Dimensionierung von Wärmefallen
- Leiterplattentechnologie
  Kostenbetrachtungen zur Leiterplatte, Lagenaufbau bei Multilayer Boards, Technologien im Bereich Dickkupfer-LP's, Fertigungsgerechte Nutzengestaltung, lötbare Leiterplattenoberflächen

Arnold Wiemers
Technischer Direktor
LA - LeiterplattenAkademie GmbH,
Berlin

Fraunhofer ISIT

Aktuelle Themen aus der Forschung

- Bauelemente-Trends
  neue Bauformen: Gehäusegröße, Gehäusevariationen, Anschlussoberflächen, Löten von temperaturempfindlichen Bauteilen, Feuchtigkeitsempfindlichkeit von SMDs, Schädigungsmechanismen und Verarbeitung
- Herausforderung bei der Verarbeitung neuer Bauformen
  Anforderung an Leiterplatte und Schablone, Herausforderungen im Lotpastendruck
- Fertigungsgerechtes Leiterplattendesign
  Auswirkungen auf die Zuverlässigkeit, Lötstellen keramischer SMD-Komponenten, Leiterplattendesign und Nutzentrennung, Tombstoning „The never ending story"
- Fortschrittliche Fehleranalyse als Grundlage für zuverlässige Elektronik
  Qualität und Zuverlässigkeit, zerstörungsfreie und zerstörende Fehleranalyse, Fehlinterpretation von Analyseergebnissen, Ursachenforschung und Lösungsansätze

Helge Schimanski
Gruppenleiter Modul-Services
Fraunhofer ISIT,
Itzehoe

ANS ANSWER ELEKTRONIK CORE OF SMT

Bauteilbestückung/Bauteilhandling

- Künstliche Intelligenz und Automatisierung in der SMT Fertigung
  Einblicke und Möglichkeiten der selbsterlernenden Prozesse unter Berücksichtigung der Komponentenvielfalt und die Erreichung eines hohen Automatisierungsgrades. Hierzu zählt ebenso die Verarbeitung von dreidimensionalen Baugruppen sowie die Bereitstellung und die Überprüfung von kleinsten bis hin zu den größten Bauteilkomponenten mit der dazugehörigen Rückverfolgbarkeit sowie Datenmanagement.

Sebastian Glitsch
Geschäftsführer
ANS-answer elektronik-Service- &
Vertriebs GmbH, Limeshain

kurtz ersa

Löttechnologie

- Technologie des Lötens
  Lötmetallurgie, Lote, Oberflächen, Prozessfenster, thermische Betrachtungen an Lötstellen und Einflussmöglichkeiten
- Prozessführung in Lötprozessen
  Möglichkeiten der Prozessführung zur Qualitätssteigerung, Temperaturprofile, Einflüsse des Layouts auf den Lötprozess und kritische Layout-Abmessungen, Reflowlöten unter Vakuum

Jürgen Friedrich
Leiter Anwendungstechnik
Ersa GmbH,
Wertheim

Änderungen vorbehalten!

Technologie Seminar – Design for Manufacturing

Fertigungsgerechte CAD-Konstruktion, Leiterplattentechnologie und Produktionsprozesse für die wirtschaftliche Fertigung zuverlässiger elektronischer Baugruppen

Termin:	**28. + 29. Oktober 2020**
Zeitrahmen:	**28.10.2020 09:30 Uhr bis 17:00 Uhr** **29.10.2020 08:30 Uhr bis 16:00 Uhr**
Abendveranstaltung:	28.10. ab 19:00 im Herrenhaus „zum Schwarzen Bock“
Teilnahmegebühr:	€ 590.- inkl. Seminarverpflegung, Abendveranstaltung, Seminarunterlagen, exkl. Übernachtung
Max. Teilnehmerzahl:	Die Anzahl der Teilnehmer ist begrenzt. Anmeldungen werden in der Reihenfolge des Eingangs berücksichtigt.
Veranstaltungsort:	Ersa GmbH Schulungsraum Leonhard-Karl-Str. 24 97877 Wertheim
Anmeldung:	per Online Formular oder per E-Mail an: **kristin.duell@kurtzersa.de** Die Übertragung der Anmeldung auf einen anderen Teilnehmer ist selbstverständlich möglich.
Anmeldeschluss:	2 Wochen vor Seminarbeginn. Die Seminarrechnung gilt als Anmeldebestätigung.

Ersa GmbH
Leonhard-Karl-Str. 24
97877 Wertheim

Tel: +49 (0) 93 42 / 8 00 - 0
Fax: +49 (0) 93 42 / 8 00 - 1 00

E-Mail: info@ersa.de
www.ersa.de

kurtz ersa